

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-006403

(43)Date of publication of application : 14.01.1993

(51)Int.Cl.

G06F 15/60

(21)Application number : 03-150002

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

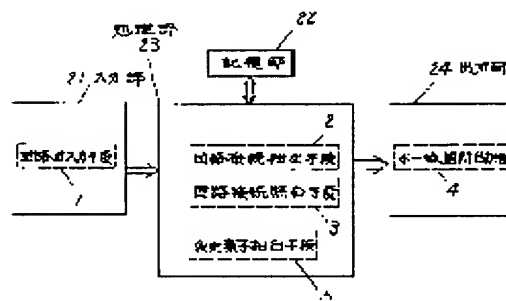
(22)Date of filing : 21.06.1991

(72)Inventor : NISHIMURA AKIKO  
TANAKA SETSUOKO

## (54) CIRCUIT DIAGRAM INPUT DEVICE

### (57)Abstract:

**PURPOSE:** To provide a circuit diagram input device in order to confirm whether a circuit diagram is changed into a desired circuit drawing or not.  
**CONSTITUTION:** When a circuit diagram is changed, the information on a preceding circuit diagram is stored in a storage part 22 as the stored graphic information. The information on the changed circuit diagram is displayed on a screen as the screen graphic information. A circuit connection extracting means 2 extracts the connection information out of the graphic information on the circuit diagram through a processing part 23. The stored graphic information is transferred to the part 23 and the stored connection information is extracted by the means 2. Then the means 2 extracts the screen connection information through the part 23 for the screen graphic information. A circuit connection collating means 3 collates the stored connection information with the screen connection information which are extracted by the means 2. Then the same form information is acquired if both pieces of connection information have the same form. Meanwhile the discordant area information is acquired if both pieces of connection information do not have the same form. A discordant area output means 4 outputs the discordant area through an output part 24 when the discordant area information is acquired.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Jpn. Pat. Appln. Laid-Open Publication No. 5-6403 (Translation)

[Abstract]

[Object]

To provide a circuit diagram input method of confirming that a circuit diagram is modified as specified.

[Means for Achieving the Object]

When a circuit diagram is modified, information about the circuit diagram before modification is stored as saved graphic information in a storage section 22. A screen contains the information about the modified circuit diagram as screen graphic information. In a process section 23, a circuit connection extraction means 2 extracts connection information from graphic information about the circuit diagram. The saved graphic information is transferred to the process section 23. The circuit connection extraction means 2 extracts saved connection information. In the process section 23, the circuit connection extraction means 2 extracts screen connection information from the screen graphic information on the screen. The circuit connection collation means 3 collates connections with each other, i.e., the screen connection information with the saved connection information extracted by the circuit connection extraction means 2 in the process section 23. If two pieces of connection information are identical, identical graphic information is obtained. Otherwise, unmatched location information is obtained. When unmatched location information is obtained, an unmatched location output means 4 in an output section 24 outputs the unmatched location from the unmatched location information.

[0008]

FIG. 1 shows a configuration of a circuit diagram input apparatus according to the present invention. FIG. 2 shows the operation principle of the circuit diagram input apparatus according to the present invention.

[0009]

In FIGS. 1 and 2, a circuit diagram input means 1 inputs or modifies circuit diagrams. A circuit diagram is input from an input section 21. When the circuit diagram is modified, information about the circuit diagram before modification is stored as saved graphic information 11 in a storage section 22. A screen shows information about the modified circuit diagram as screen graphic information 12.

[0010]

In a process section 23, a circuit connection extraction means 2 extracts connection information from the graphic information about the circuit diagram. The saved graphic information 11 stored in the storage section 22 is transferred to the process section 23. The circuit connection extraction means 2 extracts saved connection information 13. The circuit connection extraction means 2 of the process section 23 extracts screen connection information 14 from the screen graphic information 12 on the screen.

[0011]

A circuit connection collation means 3 collates the saved connection information 13 extracted by the circuit connection extraction means 2 of the process section 23 with the screen

connection information 14. If the two types of connection information indicate the same graphic, identical graphic information 15 is obtained. If the two types of connection information indicate different graphics, unmatched location information 16 is obtained.

[0012]

When the unmatched location information 16 is obtained, an unmatched location output means 4 in the output section 24 outputs an unmatched location from the unmatched location information 16.

[0013]

A modified element extraction means 5 is not mandatory for the circuit diagram input method, but provides an effect of shortening the process time especially when modifying a circuit diagram containing a large amount of data. When the circuit connection extraction means 2 extracts connection information from the saved graphic information 11 and the screen graphic information 12, a circuit having a large amount of data requires much process time for extracting the connection information. The modified element extraction means 5 extracts elements associated with the modification from the saved graphic information 11 and the screen graphic information 12. The modified element extraction means 5 extracts part of the circuit diagram (hereafter referred to as a modified circuit diagram portion) only containing elements associated with the modification. The modified element extraction means 5 extracts modified part (hereafter referred to as modified saved graphic information 19) of the saved graphic information 11 in the circuit diagram. The modified element extraction means

5 extracts modified part (hereafter referred to as modified screen graphic information 20) of the screen graphic information 12 in the circuit diagram. The circuit connection extraction means 2 extracts the saved connection information 13 from the modified saved graphic information 19. The circuit connection extraction means 2 extracts the screen connection information 14 from the modified screen graphic information 20. In a manner similar to that mentioned above, the circuit connection collation means 3 collates the saved connection information 13 with the screen connection information 14. If the two types of connection information indicate the same graphic, the identical graphic information 15 is obtained. If the two types of connection information indicate different graphics, the unmatched location information 16 is obtained. When the unmatched location information 16 is obtained, the unmatched location output means 4 outputs an unmatched location from the unmatched location information 16.

[0014]

The following describes handling of equal logic terminals related to the circuit connection extraction means 2. FIG. 3 shows symbols including equal logic terminals. To input a circuit diagram, symbols as shown in FIG. 3 is registered and arranged. If the symbols include an equal logic terminal, it just needs to add information representative of the equal logic terminal when the symbols are registered. An example in FIG. 3 shows that terminals p1 and p2 are logically equal. In this case, it just needs to add information indicating that the terminals are equal logic terminals. However,

there may be a case where symbols like those in FIG. 3 are used to make one-to-one correspondence between terminals and to inhibit an exchange in the equal logic. In such case, it just needs to refrain from adding information indicating the equal logic terminal to the terminals p1 and p2. The circuit diagram includes the connection. Accordingly, in most cases, it is a good practice to change the format so that the circuit connection extraction means 2 can extract the connection information. However, whether to allow or disallow an equal logic terminal must be determined by whether or not a symbol in the circuit diagram is provided with the information indicating the equal logic terminal.

[0015]

FIG. 5 shows a circuit diagram and connection information before modification according to the embodiment. FIGS. 6 and 7 show circuit diagrams and connection information after modification. With reference to a flowchart in FIG. 4, the following describes a process flow of the circuit diagram input apparatus according to the present invention. In the description below, first and second cases omit the extraction of modified elements (step 3) from the flowchart in FIG. 2. A third case includes the extraction of modified elements (step 3).

[0016]

The first case describes modification from the circuit diagram in FIG. 5(a) to that in FIG. 6(a) with the connection information unchanged. The circuit diagram input means 1 inputs the circuit diagram as shown in FIG. 5(a) (step 1). This circuit diagram is modified to that in FIG. 6(a) (step 2). As the saved

graphic information 11, the process extracts the circuit diagram in FIG. 5(a). As the screen graphic information 12, the process extracts the circuit diagram in FIG. 6(a). After that, the circuit connection extraction means 2 extracts the saved connection information 13 in FIG. 5(b) from the saved graphic information 11 in FIG. 5(a). Further, the circuit connection extraction means 2 extracts the screen connection information 14 in FIG. 6(b) from the screen graphic information 12 in FIG. 6(a) (step 4). Then, the circuit connection collation means 3 collates the saved connection information 13 in FIG. 5(b) with the screen connection information 14 in FIG. 6(b) for connection (step 5). It is determined whether or not the saved connection information in FIG. 5(b) matches the screen connection information in FIG. 6(b) (step 6). Since a match is found in this case, the circuit connection collation means 3 obtains identical graphic information 15. The circuit diagram is then modified (step 9).

[0017]

The second case describes modification from the circuit diagram in FIG. 5(a) to that in FIG. 7(a) with different connection information. The circuit diagram input means 1 inputs the circuit diagram as shown in FIG. 5(a) (step 1). This circuit diagram is modified to that in FIG. 7(a) (step 2). At this time, the circuit diagram in FIG. 5(a) is provided as the saved graphic information 11. The circuit diagram in FIG. 7(a) is provided as the screen graphic information 12. The circuit connection extraction means 2 then extracts the saved connection information 13 in FIG. 7(b) from the saved graphic information 11 in FIG. 5(a). The circuit

connection extraction means 2 also extracts the screen connection information 14 in FIG. 7(b) from the screen graphic information 12 in FIG. 7(a) (step 4). The circuit connection collation means 3 collates the saved connection information 13 in FIG. 5(b) with the screen connection information 14 in FIG. 7(b) for connection (step 5). It is determined whether or not the saved connection information in FIG. 5(b) matches the screen connection information in FIG. 7(b) (step 6). Since no match is found in this case, the unmatched location information 16 is obtained. The unmatched location output means 4 outputs the unmatched location information 16 (step 7). It is then determined whether or not the output unmatched location follows the intended modification (step 8). If the unmatched location follows the intended modification, the circuit diagram is modified (step 9). If the unmatched location does not follow the intended modification, the circuit diagram is not modified. The process returns to the circuit diagram before the modification and is repeated from step 2.

[0018]

The third case describes the process flow including extraction of modified elements (step 3) using the modification from the circuit diagram in FIG. 5(a) to that in FIG. 7(a).

[0019]

The steps 1 and 2 are the same as those in the second case. The modified element extraction means 5 extracts the graphic information about modified circuit diagram portions, i.e., a portion 21 in FIG. 5(a) as the modified saved graphic information 19 and a portion 23 in FIG. 7(a) as the modified screen graphic



information 20 (step 3). The circuit connection extraction means 2 extracts the saved connection information 13 from the modified saved graphic information 19 and the screen connection information 14 from the modified screen graphic information 20 (step 4). The saved connection information 13 becomes a portion 22 in FIG. 5(b). The screen connection information 14 becomes a portion 24 in FIG. 7(b). The process at step 5 and later is the same as that in the second case.

[0020]

As mentioned above, if the connection information matches during modification of the circuit diagram, the embodiment modifies the circuit diagram. If the connection information does not match, the embodiment checks if the modification follows the condition, and then modifies the circuit diagram.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-6403

(43) 公開日 平成5年(1993)1月14日

(51) Int.Cl.<sup>5</sup>

G 0 6 F 15/60

識別記号

庁内整理番号

F I

技術表示箇所

3 6 0 A 7922-5L

審査請求 未請求 請求項の数 2 (全 7 頁)

(21) 出願番号 特願平3-150002

(22) 出願日 平成3年(1991)6月21日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 西村 明子

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 田中 節子

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

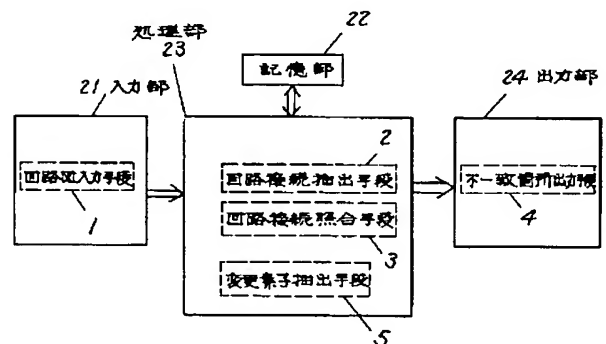
(74) 代理人 弁理士 小鍛治 明 (外2名)

(54) 【発明の名称】 回路図入力装置

(57) 【要約】 (修正有)

【目的】 所望の回路図面に変更されているか確認する回路図入力方法を提供する。

【構成】 回路図が変更されると変更される前の回路図の情報は、記憶部22に保存図形情報として記憶され、変更された回路図の情報を画面図形情報として画面に持つ。回路接続抽出手段2は、処理部23において回路図の図形情報から接続情報を抽出する。保存図形情報は、処理部23に移され回路接続抽出手段2により保存接続情報を抽出する。次に画面の画面図形情報は、処理部23で回路接続抽出手段2により画面接続情報を抽出する。回路接続照合手段3は、処理部23で回路接続抽出手段2により抽出された保存接続情報と画面接続情報との接続を照合するもので、2つの接続情報が同形であれば同形情報を、同形でなければ不一致箇所情報を得る。不一致箇所出力手段4は、不一致箇所情報を得た場合、出力部24において不一致箇所情報から不一致箇所を出力するものである。



1

## 【特許請求の範囲】

【請求項1】 回路図入力手段と、回路接続抽出手段と、回路接続照合手段と、不一致箇所出力手段とを具備し、回路図を変更する際に、前記回路図入力手段により入力され保存されている保存図形情報から前記回路接続抽出手段により抽出された保存接続情報と、前記回路図入力手段により変更された画面図形情報から前記回路接続抽出手段により抽出された画面接続情報とを、前記回路接続照合手段により接続照合し、前記保存接続情報と前記画面接続情報との不一致箇所情報を得、この不一致箇所情報を前記不一致箇所出力手段により出力することを特徴とする回路図入力装置。

【請求項2】 請求項1記載において、回路の接続を抽出する際、変更素子抽出手段により回路の変更に係る素子の情報を取り出し、前記回路の変更に係る素子の情報のみを接続抽出する回路図入力装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、回路図の入力を計算機で支援する回路図入力装置に関するものである。

【0002】

【従来の技術】 従来の回路図入力装置では、一度入力した回路図を、接続情報のミスを発見したり、また接続情報は同じであってもより簡単な回路図を考えついたりして変更した場合、変更後の回路図が変更前の回路図と比較して、正しく変更されたかどうかを、入力したオペレーターの記憶によって確かめていた。

【0003】

【発明が解決しようとする課題】 しかしながら上記の方法では、変更する回路図の入力の際、オペレーションミスで回路図の入力を間違えたり、また、考え違いで間違った回路図を入力してしまうというようなことが生じても発見されることなく回路図が変更され、その結果、正常に動作せず、もう一度はじめて入力をしなおさなければならないことになる恐れがあり、再入力を行なう場合は設計者にとってかなりの時間のロスとなっていた。

【0004】 本発明は上記従来の問題点を解決するもので、回路図を変更する際に、所望の回路図面に変更されているかを確認する回路図入力装置を提供するものである。

【0005】

【課題を解決するための手段】 この目的を達成するために本発明の回路図入力装置は、回路図入力手段と、回路接続抽出手段と、回路接続照合手段と、不一致箇所出力手段とを具備し、回路図を変更する際に、前記回路図入力手段により入力され保存されている保存図形情報から前記回路接続抽出手段により抽出された保存接続情報と、前記回路図入力手段により変更された画面図形情報から前記回路接続抽出手段により抽出された画面接続情報とを、前記回路接続照合手段により接続照合し、前記

2

保存接続情報と前記画面接続情報との不一致箇所情報を得、この不一致箇所情報を前記不一致箇所出力手段により出力するよう構成したものである。

【0006】

【作用】 本発明は、この構成によって、回路図を変更する際に、変更前の回路図より抽出した保存接続情報と、変更された回路図より抽出した画面接続情報とを、回路接続照合手段により接続照合し、保存接続情報と画面接続情報の不一致箇所を不一致箇所出力手段により出力することができる。

【0007】

【実施例】 以下、本発明の一実施例について図面を参照にして、説明する。

【0008】 図1は本発明の回路図入力装置の構成図であり、図2は本発明の回路図入力装置の動作原理を示す図である。

【0009】 図1および図2において、回路図入力手段1は回路図を入力したり変更したりするもので、入力部21から入力する。回路図が変更されると変更される前の回路図の情報は、記憶部22に保存図形情報11として記憶され、変更された回路図の情報を画面図形情報12として画面に持つ。

【0010】 回路接続抽出手段2は、処理部23において回路図の図形情報から接続情報を抽出するものである。記憶部22で記憶されている保存図形情報11は、処理部23に移され回路接続抽出手段2により保存接続情報13を抽出する。次に画面の画面図形情報12は、処理部23で回路接続抽出手段2により画面接続情報14を抽出する。

【0011】 回路接続照合手段3は、処理部23で回路接続抽出手段2により抽出された保存接続情報13と画面接続情報14との接続を照合するもので、2つの接続情報が同形であれば同形情報15を、同形でなければ不一致箇所情報16を得る。

【0012】 不一致箇所出力手段4は、不一致箇所情報16を得た場合、出力部24において不一致箇所情報16から不一致箇所を出力するものである。

【0013】 変更素子抽出手段5は、回路図入力方法において必要不可欠なものではないが、特にデータ量の多い回路図を変更する場合、処理時間を短縮する効果がある。回路接続抽出手段2で保存図形情報11と画面図形情報12から接続情報を抽出する際、データ量の多い回路の場合、接続情報を抽出するのに多くの処理時間を必要とする。そこで、変更素子抽出手段5は、保存図形情報11と画面図形情報12から変更に係る素子を抽出し、変更に係る素子のみを含む回路図の一部分（以下、回路図の変更部分と呼ぶ）を抽出し、保存図形情報11のうち回路図の変更部分の図形情報（以下、保存変更図形情報19と呼ぶ）を、画面図形情報12のうち回路図の変更部分の図形情報（以下、画面変更図形情報

報20と呼ぶ)を抽出する手段である。そして、回路接続抽出手段2では、保存変更図形情報19から保存接続情報13を、画面変更図形情報20から画面接続情報14を抽出する。以降、前途と同様に回路接続照合手段3により保存接続情報13と画面接続情報14を照合し同形ならば同形情報15を、同形でなければ不一致箇所情報16を得、不一致箇所情報16を得た場合、不一致箇所情報16から不一致箇所出力手段4により不一致箇所を出力する。

【0014】ここで、回路接続抽出手段2に関連する等論理の端子の扱いについて説明する。図3は等論理端子を含むシンボルの図である。回路図を入力するには、図3に示すようなシンボルを登録し、これを配置する。ここでシンボルに等論理端子が含まれていれば、シンボル登録の際に等論理端子である情報を付加すれば良い。図3の例では、端子p1と端子p2が等論理であるので等論理端子である情報を付加すれば良いことになる。但し、図3のようなシンボルでも端子毎の接続を1対1に対応させ等論理の交換を禁止したい場合は、端子p1と端子p2に等論理端子である情報を付加しなければい

【0015】図5は本実施例の変更される前の回路図および接続情報の図、図6、図7は変更された回路図および接続情報の図であり、本発明の回路図入力装置における処理の流れを図4のフローチャートを参照しながら説明する。第一、第二で図2のフローチャートの変更素子の抽出(ステップ3)の箇所を省いた場合、第三で変更素子の抽出(ステップ3)も取り入れた場合について述べる。

【0016】第一に図5(a)の回路図から図6(a)の回路図に変更するような接続情報が同形の場合を説明する。まず回路図入力手段1により図5(a)に示した回路図を入力し(ステップ1)、この回路図から図6(a)の回路図に変更する(ステップ2)。この時保存図形情報11として図5(a)の回路図を、画面図形情報12として図6(a)の回路図を持つ。次いで、回路接続抽出手段2により図5(a)に示す保存図形情報11から図5(b)に示す保存接続情報13を抽出しかつ図6(a)に示す画面図形情報12から図6(b)に示す画面接続情報14を抽出する(ステップ4)。次いで回路接続照合手段3により図5(b)に示す保存接続情報13と、図6(b)に示す画面接続情報14を接続照合し(ステップ5)、図5(b)の保存接続情報と図6(b)の画面接続情報とが同形であるか判断する(ステップ6)。この場合同形なので同形情報15を得る。次いで回路図を更新する(ステップ

9)。

【0017】第二に図5(a)の回路図から図7(a)の回路図に変更するような接続情報に不一致箇所がある場合を説明する。まず回路図入力手段1により図5(a)に示した回路図を入力し(ステップ1)、この回路図から図7(a)の回路図に変更する(ステップ2)。この時保存図形情報11として図5(a)の回路図を、画面図形情報12として図7(a)の回路図を持つ。次いで、回路接続抽出手段2により図5(a)に示す保存図形情報11から図7(b)に示す保存接続情報13を抽出しかつ図7(a)に示す画面図形情報12から図7(b)に示す画面接続情報14を抽出する(ステップ4)。次いで回路接続抽出手段3により図5(b)に示す保存接続情報13と、図7(b)に示す画面接続情報14を接続照合し(ステップ5)、図5(b)の保存接続情報と図7(b)の画面接続情報とが同形であるか判断する(ステップ6)。この場合同形ではないので不一致箇所情報16を得る。次いで不一致箇所抽出手段4より不一致箇所情報16を出力する(ステップ7)。次いで出力された不一致箇所が所望の変更に従うものであるかどうか判断する(ステップ8)。不一致箇所が所望のものであれば回路図を更新する(ステップ9)。また出力された不一致箇所が所望の変更に従わないのであれば、回路図は更新せず、変更前の回路図にもどりステップ2から繰り返す。

【0018】第三に変更素子の抽出(ステップ3)も取り入れた場合を図5(a)の回路図から図7(a)の回路図への変更を用いて説明する。

【0019】まずステップ1、ステップ2は第二の場合と同様である。次に変更素子抽出手段5により、回路図の変更部分の図形情報として図5(a)の21を保存変更図形情報19、図7(a)の23を画面変更図形情報20を抽出し(ステップ3)、回路接続抽出手段2により保存変更図形情報19から保存接続情報13を、画面変更図形情報20から画面接続情報14を抽出する(ステップ4)。保存接続情報13は図5(b)の22となり、画面接続情報14は図7(b)の24となる。ステップ5以降、第二の場合と同様に行われる。

【0020】以上のように本実施例によれば、回路図の変更の際、接続情報が一致していれば回路図を変更し、一致していなければ所望のものかどうか確認してから回路図を変更する。

【0021】

【発明の効果】以上説明したように本発明は、回路図を変更する際に、変更前の回路図より抽出した保存接続情報と変更された回路図の画面接続情報とを回路接続照合手段により接続照合し、保存接続情報と画面接続情報との不一致箇所を不一致箇所出力手段により出力することにより、従来のように回路図入力時のオペレーションミスや記憶の間違いが発見されることなく回路図が変更されることがなくなり、回路図入力が効率的に行えるとい

う効果がある。

【図面の簡単な説明】

【図1】本発明の回路図入力装置の構成図である。

【図2】本発明の回路図入力装置の動作原理を示す図である。

【図3】等論理端子を含むシンボルを示す図である。

【図4】本発明の回路図入力方法の一実施例の手順を示すフローチャート図である。

【図5】(a)は変更前の回路図である。

(b)は図5(a)の接続情報の図である。

【図6】(a)は接続情報が同形である変更後の回路図で

ある。

(b)は図6(a)の接続情報の図である。

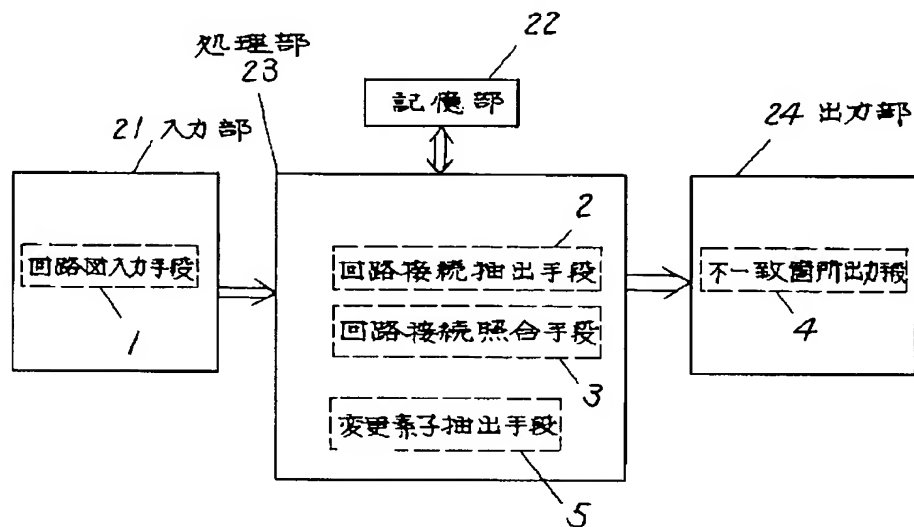
【図7】(a)は接続情報に不一致箇所がある変更後の回路図である。

(b)は図7(a)の接続情報の図である。

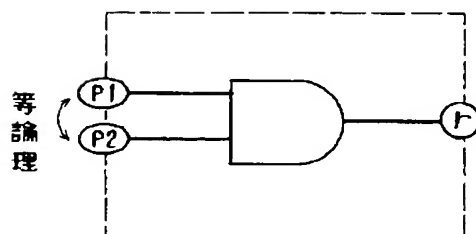
【符号の説明】

- 1 回路図入力手段
- 2 回路接続抽出手段
- 3 回路接続照会手段
- 4 不一致箇所出力手段
- 5 変更素子抽出手段

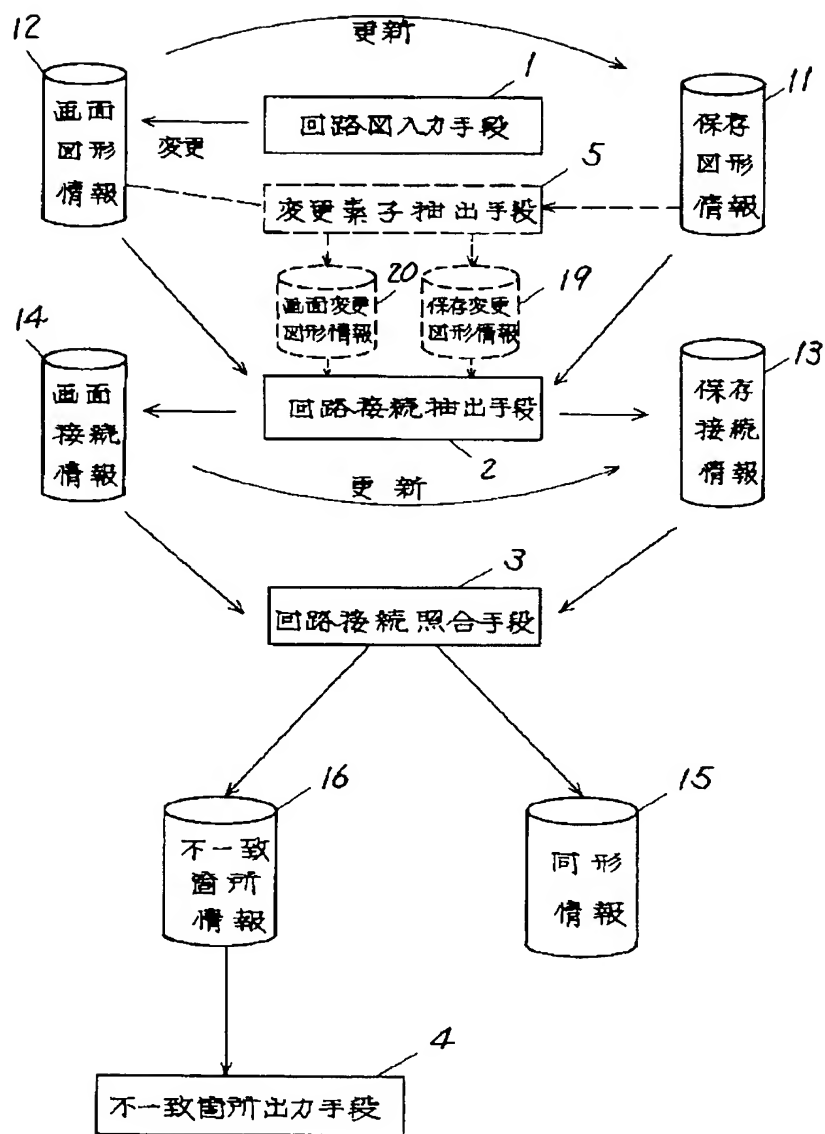
【図1】



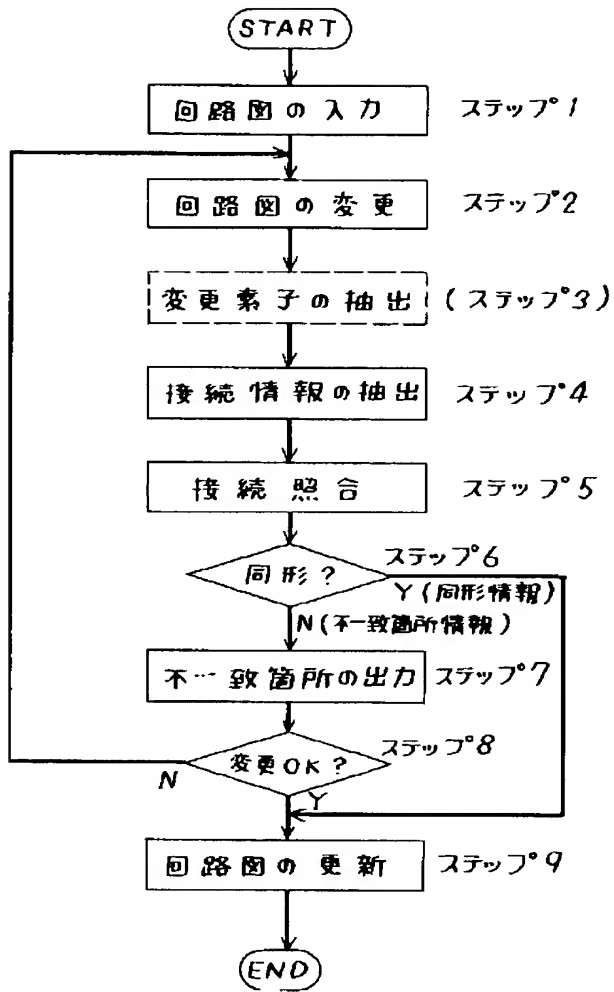
【図3】



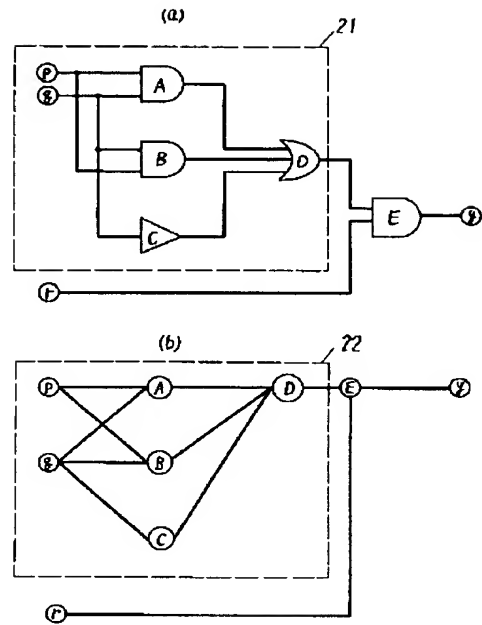
【図2】



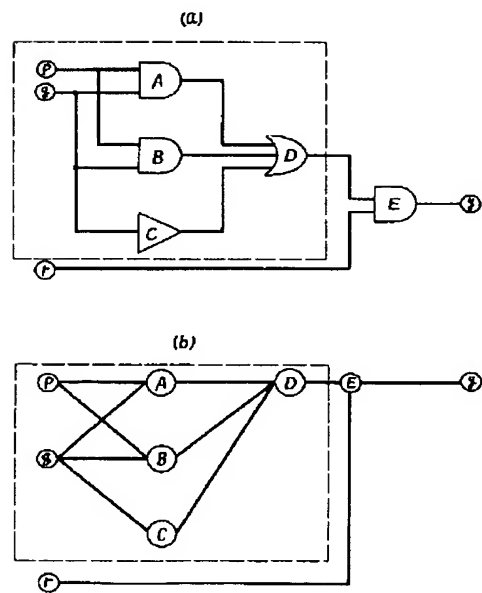
【図4】



【図5】



【図6】



【図7】

